

Docket No.: 60188-598

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	Customer Number: 20277
	:	
Yoshiyuki ARAI, et al.	:	Confirmation Number:
	:	
Serial No.:	:	Group Art Unit:
	:	
Filed: August 28, 2003	:	Examiner:
	:	
For: SEMICONDUCTOR DEVICE AND METHOD FOR FABRICATING THE SAME		

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claims the priority of:

Japanese Patent Application No. JP2002-381135, filed on December 27, 2002.

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY



Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:gav
Facsimile: (202) 756-8087
Date: August 28, 2003

【書類名】 特許願

【整理番号】 2704040039

【提出日】 平成14年12月27日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 25/065

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
社内

 【氏名】 新井 良之

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
社内

 【氏名】 伊藤 史人

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
社内

 【氏名】 矢口 安武

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
社内

 【氏名】 竹岡 嘉昭

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
社内

 【氏名】 油井 隆

【特許出願人】

 【識別番号】 000005821

 【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100077931

【弁理士】

【氏名又は名称】 前田 弘

【選任した代理人】

【識別番号】 100094134

【弁理士】

【氏名又は名称】 小山 廣毅

【選任した代理人】

【識別番号】 100110939

【弁理士】

【氏名又は名称】 竹内 宏

【選任した代理人】

【識別番号】 100110940

【弁理士】

【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115510

【弁理士】

【氏名又は名称】 手島 勝

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006010

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 電極パッドを有する基板と、

前記基板の上に第 1 の接着層を介して搭載された第 1 の半導体チップと、

前記第 1 の半導体チップの上に第 2 の接着層を介して搭載されており、上面に電極パッドを有する第 2 の半導体チップと、

前記基板の電極パッドと前記第 2 の半導体チップの電極パッドとを接続するワイヤと、

前記第 1 の半導体チップ、前記第 2 の半導体チップ及び前記ワイヤを封止しているモールド樹脂とを備え、

前記第 1 の接着層の周縁部は前記第 1 の半導体チップから外側にはみ出しており、

前記第 2 の半導体チップの周縁部は前記第 1 の半導体チップの周縁部よりも外側に突出していることを特徴とする半導体装置。

【請求項 2】 前記第 2 の半導体チップの周縁部は前記第 1 の接着層の周縁部よりも外側に突出していることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記第 2 の半導体チップの中心は前記第 1 の半導体チップの中心に対してオフセットしていることを特徴とする請求項 1 又は 2 に記載の半導体装置。

【請求項 4】 前記第 2 の半導体チップの中心は前記第 1 の半導体チップの中心に対して、前記第 1 の接着層の周縁部のうち前記第 1 の半導体チップから最も多く外側にはみ出している縁部の方向にオフセットしていることを特徴とする請求項 3 に記載の半導体装置。

【請求項 5】 前記第 2 の半導体チップの中心は前記第 1 の半導体チップの中心に対して、前記第 1 の接着層の周縁部のうち前記基板からの表面高さが最も大きい縁部の方向にオフセットしていることを特徴とする請求項 3 に記載の半導体装置。

【請求項 6】 前記第 2 の半導体チップの中心は前記基板の中心とほぼ一致し

ていることを特徴とする請求項 3 に記載の半導体装置。

【請求項 7】 電極パッドを有する基板の上に第 1 の半導体チップを配置する第 1 の工程と、

前記基板と前記第 1 の半導体チップとの間に接着剤を注入することにより、前記接着剤よりなり且つ周縁部が前記第 1 の半導体チップから外側にはみ出している第 1 の接着層を形成する第 2 の工程と、

前記第 1 の半導体チップの上に第 2 の接着層を介して、上面の周縁部に電極パッドを有する第 2 の半導体チップを搭載する第 3 の工程と、

前記基板の電極パッドと前記第 2 の半導体チップの電極パッドとをワイヤにより接続する第 4 の工程と、

前記第 1 の半導体チップ、前記第 2 の半導体チップ及び前記ワイヤをモールド樹脂により封止する第 5 の工程とを備え、

前記第 3 の工程は、前記第 2 の半導体チップの周縁部を前記第 1 の半導体チップの周縁部よりも外側に突出させる工程を含むことを特徴とする半導体装置の製造方法。

【請求項 8】 前記第 3 の工程は、前記第 2 の半導体チップの周縁部を前記第 1 の接着層の周縁部よりも外側に突出させる工程を含むことを特徴とする請求項 7 に記載の半導体装置の製造方法。

【請求項 9】 前記第 1 の工程は、前記第 1 の半導体チップを、その中心が前記基板の中心に対して、前記第 2 の工程で前記接着剤が注入される方向と反対側の方向にオフセットするよう配置する工程を含むことを特徴とする請求項 7 又は 8 に記載の半導体装置の製造方法。

【請求項 10】 前記第 3 の工程は、前記第 2 の半導体チップを、その中心が前記第 1 の半導体チップの中心に対してオフセットするように搭載する工程を含むことを特徴とする請求項 7 ～ 9 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 11】 前記第 3 の工程は、前記第 2 の半導体チップを、その中心が前記第 1 の半導体チップの中心に対して、前記第 2 の工程で前記接着剤が注入される縁部の方向にオフセットするように搭載する工程を含むことを特徴とする請

求項 1 0 に記載の半導体装置の製造方法。

【請求項 1 2】 前記第 3 の工程は、前記第 2 の半導体チップを、その中心が前記基板の中心とほぼ一致するように搭載する工程を含むことを特徴とする請求項 7 ～ 1 1 のいずれか 1 項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、複数の半導体チップが積み重ねられてなる半導体装置及びその製造方法に関する。

【 0 0 0 2 】

【従来の技術】

複数の半導体チップが積み重ねられてなる半導体装置としては、例えばインターポザー又はサブストレートと称される基板上に複数の半導体チップが、積み重なるように搭載され、それらをモールド樹脂により封止されてなる構造が知られており（例えば特許文献 1）、この半導体装置はスタックトパッケージとも称される。半導体装置をこうしたチップ積層型構造にする目的は、半導体チップの実装密度を向上させる為である。

【 0 0 0 3 】

図 5 (a)、(b) は、従来のチップ積層型半導体装置を示す。図 5 (a) は断面図であり、図 5 (b) は平面図である。

【 0 0 0 4 】

図 5 (a)、(b) では、上面に電極パッド 1 0 1 a を有し下面にランド 1 0 1 b を有する基板 1 0 1 の上に、第 1 の接着層 1 0 2 を介して、 bumps 1 0 3 a を有する第 1 の半導体チップ 1 0 3 が bumps 1 0 3 a を下側にして搭載されている。第 1 の半導体チップ 1 0 3 の上に第 2 の接着層 1 0 4 を介して、上面に電極パッド 1 0 5 a を有する第 2 の半導体チップ 1 0 5 が搭載されており、第 2 の半導体チップ 1 0 5 の電極パッド 1 0 5 a と基板 1 0 1 の電極パッド 1 0 1 a とはワイヤ 1 0 7 により電氣的に接続されている。第 1 の半導体チップ 1 0 3、第 2 の半導体チップ 1 0 5 及びワイヤ 1 0 7 はモールド樹脂 1 0 8 により封止されること

により、半導体装置が形成されている。

【0005】

第1の接着層102は、フィルム状接着剤又は液状接着剤よりなり、基板101と第1の半導体チップ103との間におけるバンプ103aを除く全ての領域に充填されることによって、第1の半導体チップ103を基板101のチップ搭載領域に強固に固定している。これにより、応力が基板101におけるチップ搭載領域全体に分散するので、半導体装置の信頼性が向上する。

【0006】

【特許文献1】

特開平11-204720号公報（第7頁、第3図）

【0007】

【発明が解決しようとする課題】

ところで、従来のチップ積層型半導体装置においては、図5(a)、(b)に示すように、第1の接着層102の周縁部が第1の半導体チップ103の周縁部から外側にはみ出しているため、該はみ出し部（フィレット）102aに起因して、半導体装置の小型化が困難になるという第1の問題がある。すなわち、第2の半導体チップ105の電極パッド105aと基板101の電極パッド101aとを接続するワイヤ107は、第1の接着層102のはみ出し部102aよりも外側に配置しなければならないため、つまり、基板101の電極パッド101aを第1の接着層102のはみ出し部102aよりも外側に配置しなければならないため、基板101の面積が大きくならざるを得ないので、半導体装置の小型化が困難になる。

【0008】

また、従来のチップ積層型半導体装置においては、第1の接着層102のはみ出し部102aに起因して、半導体装置の信頼性が低下するという第2の問題がある。すなわち、前述のように、ワイヤ107は、第1の接着層102のはみ出し部102aよりも外側に配置しなければならないため、その長さが長くなってしまう。このため、モールド樹脂108をモールド金型に注入する工程において、ワイヤ107が流動するモールド樹脂108に押されて変形する現象（この現

象はワイヤスweep又はワイヤー流れと称される。)が発生するので、ワイヤ 1 0 7 が切断されたり、隣り合うワイヤ 1 0 7 同士が短絡したりするという不良が発生し易くなる。また、ワイヤ 1 0 7 の長さが長くなると、モールド樹脂 1 0 8 の流動性が阻害されるため、モールド樹脂 1 0 8 の未充填部が発生したり、モールド樹脂 1 0 8 内部にボイドが発生したりして、半導体装置 1 0 8 の信頼性が損なわれる場合もある。この第 2 の問題はワイヤ 1 0 7 の密度が高い半導体装置において顕著に現れる。

【0 0 0 9】

本発明は、前述の第 1 の問題及び第 2 の問題を一挙に解決し、チップ積層型半導体装置の小型化を実現すると共に信頼性を向上させることを目的とする。

【0 0 1 0】

【課題を解決するための手段】

前記の目的を達成するため、本発明に係る半導体装置は、電極パッドを有する基板と、基板の上に第 1 の接着層を介して搭載された第 1 の半導体チップと、第 1 の半導体チップの上に第 2 の接着層を介して搭載されており、上面に電極パッドを有する第 2 の半導体チップと、基板の電極パッドと第 2 の半導体チップの電極パッドとを接続するワイヤと、第 1 の半導体チップ、第 2 の半導体チップ及びワイヤを封止しているモールド樹脂とを備え、第 1 の接着層の周縁部は第 1 の半導体チップから外側にはみ出しており、第 2 の半導体チップの周縁部は第 1 の半導体チップの周縁部よりも外側に突出していることを特徴とする。

【0 0 1 1】

本発明に係る半導体装置によると、第 2 の半導体チップの周縁部は第 1 の半導体チップの周縁部よりも外側に突出しているため、従来例におけるように、第 1 の接着層における第 1 の半導体チップから外側にはみ出している部分が占める面積分だけ基板の面積を大きくしなければならないという事情がなくなるので、半導体装置の小型化を実現することができる。また、従来例におけるように、第 1 の接着層におけるはみ出し部分よりも外側にワイヤを配置する分だけワイヤを長くしなければならないという事情がなくなるため、モールド樹脂をモールド金型に注入する工程において発生するワイヤスweepの影響を抑制できると共に、

ワイヤ同士の短絡を防止することができるので、半導体装置の信頼性を向上させることができる。

【 0 0 1 2 】

本発明に係る半導体装置において、第 2 の半導体チップの周縁部は第 1 の接着層の周縁部よりも外側に突出していることが好ましい。

【 0 0 1 3 】

このようにすると、第 1 の接着層の周縁部は第 2 の半導体チップの周縁部よりも突出しないため、半導体装置のより小型化を実現できると共に、半導体装置の信頼性をより向上させることができる。

【 0 0 1 4 】

本発明に係る半導体装置において、第 2 の半導体チップの中心は第 1 の半導体チップの中心に対してオフセットしていることが好ましい。

【 0 0 1 5 】

このようにすると、第 1 の接着層の周縁部が第 1 の半導体チップ 1 2 から外側にはみ出す量に応じて、第 1 の半導体チップの周縁部から第 2 の半導体チップの周縁部を突出させる量を適宜調整することができる。

【 0 0 1 6 】

本発明に係る半導体装置において、第 2 の半導体チップの中心が第 1 の半導体チップの中心に対してオフセットしている場合、第 2 の半導体チップの中心は第 1 の半導体チップの中心に対して、第 1 の接着層の周縁部のうち第 1 の半導体チップから最も多く外側にはみ出している縁部の方向にオフセットしていることが好ましい。

【 0 0 1 7 】

このようにすると、第 2 の半導体チップの中心が第 1 の半導体チップの中心に対して、第 1 の接着層の周縁部のうち第 1 の半導体チップから最も多く外側にはみ出している縁部の方向にオフセットしているため、第 1 の接着層におけるはみ出し量が最も多い部分は第 2 の半導体チップの下に配置されるので、半導体装置の小型化を実現すると共に信頼性を向上させることができる。

【 0 0 1 8 】

本発明に係る半導体装置において、第2の半導体チップの中心は第1の半導体チップの中心に対して、第1の接着層の周縁部のうち基板からの表面高さが最も大きい縁部の方向にオフセットしていることが好ましい。

【0019】

このようにすると、第1の接着層のはみ出し量が最も多い部分は第2の半導体チップの下に配置されるので、半導体装置の小型化を実現すると共に信頼性を向上させることができる。

【0020】

本発明に係る半導体装置において、第2の半導体チップの中心は基板の中心とほぼ一致していることが好ましい。

【0021】

このようにすると、半導体装置内部の応力バランスを基板の中心に対して対称に近づけることができ、また第2の半導体チップの縁部の4辺においてワイヤの長さ及びそのループ形状を均等に近づけることができるため、ワイヤを接続する際の作業の安定性が増すと共に、歩留りの向上及びその作業時間の短縮を実現することができる。

【0022】

本発明に係る半導体装置の製造方法は、電極パッドを有する基板の上に第1の半導体チップを配置する第1の工程と、基板と第1の半導体チップとの間に接着剤を注入することにより、接着剤よりなり且つ周縁部が第1の半導体チップから外側にはみ出している第1の接着層を形成する第2の工程と、第1の半導体チップの上に第2の接着層を介して、上面に電極パッドを有する第2の半導体チップを搭載する第3の工程と、基板の電極パッドと第2の半導体チップの電極パッドとをワイヤにより接続する第4の工程と、第1の半導体チップ、第2の半導体チップ及びワイヤをモールド樹脂により封止する第5の工程とを備え、第3の工程は、第2の半導体チップの周縁部を第1の半導体チップの周縁部よりも外側に突出させる工程を含むことを特徴とする。

【0023】

本発明に係る半導体装置の製造方法によると、第2の半導体チップの周縁部を

第 1 の半導体チップの周縁部よりも外側に突出させるため、従来例におけるように、第 1 の接着層における第 1 の半導体チップから外側にはみ出している部分が占める面積分だけ基板の面積を大きくしなければならないという事情がなくなるので、半導体装置の小型化を実現することができる。また、従来例におけるように、第 1 の接着層がはみ出す部分よりも外側にワイヤを配置する分だけワイヤを長くしなければならないという事情がなくなるため、モールド樹脂を封止する工程において発生するワイヤスweepの影響を抑制できると共に、ワイヤ同士の短絡を防止することができるので、半導体装置の信頼性を向上させることができる。

【 0 0 2 4 】

本発明に係る半導体装置の製造方法において、第 3 の工程は、第 2 の半導体チップの周縁部を第 1 の接着層の周縁部よりも外側に突出させる工程を含むことが好ましい。

【 0 0 2 5 】

このようにすると、第 1 の接着層の周縁部は第 2 の半導体チップの周縁部よりも突出しないため、半導体装置の更なる小型化を実現できると共に、半導体装置の信頼性をより向上させることができる。

【 0 0 2 6 】

本発明に係る半導体装置の製造方法において、第 1 の工程は、第 1 の半導体チップを、その中心が基板の中心に対して、第 2 の工程で接着剤が注入される方向と反対側の方向にオフセットするよう配置する工程を含むことが好ましい。

【 0 0 2 7 】

このようにすると、接着剤が第 1 の半導体チップから外側に最も多くはみ出す部分は、接着剤を注入する縁部であるため、接着剤が第 1 の半導体チップから外側に最も多くはみ出す部分は、第 2 の半導体チップの下に配置されるので、半導体装置の小型化を実現すると共に信頼性を向上させることができる。

【 0 0 2 8 】

本発明に係る半導体装置の製造方法において、第 3 の工程は、第 2 の半導体チップを、その中心が第 1 の半導体チップの中心に対してオフセットするように搭

載する工程を含むことが好ましい。

【 0 0 2 9 】

このようにすると、第 1 の接着層の周縁部が第 1 の半導体チップ 1 2 から外側にはみ出す量に応じて、第 1 の半導体チップの周縁部から第 2 の半導体チップの周縁部を突出させる量を適宜調整することができる。

【 0 0 3 0 】

本発明に係る半導体装置の製造方法において、第 2 の半導体チップの中心が第 1 の半導体チップの中心に対してオフセットしている場合には、第 3 の工程は、第 2 の半導体チップを、その中心が第 1 の半導体チップの中心に対して、第 2 の工程で接着剤が注入される縁部の方向にオフセットするように搭載する工程を含むことが好ましい。

【 0 0 3 1 】

このようにすると、接着剤が第 1 の半導体チップから外側に最も多くはみ出す部分は接着剤を注入する縁部であるため、接着剤が第 1 の半導体チップから外側に最も多くはみ出す部分は、第 2 の半導体チップの下に配置されるので、半導体装置の小型化を実現すると共に信頼性を向上させることができる。

【 0 0 3 2 】

本発明に係る半導体装置の製造方法において、第 3 の工程は、第 2 の半導体チップを、その中心が基板の中心とほぼ一致するように搭載する工程を含むことが好ましい。

【 0 0 3 3 】

このようにすると、半導体装置内部の応力バランスを基板の中心に対して対称に近づけることができ、また第 2 の半導体チップの縁部の 4 辺において、ワイヤの長さ及びそのループ形状を均等に近づけることができるため、ワイヤを接続する際の作業の安定性が増すと共に、歩留りの向上及びその作業時間の短縮を実現することができる。

【 0 0 3 4 】

【発明の実施の形態】

(第 1 の実施形態)

以下、本発明の第 1 の実施形態に係る半導体装置について、図 1 (a) 、 (b) を参照しながら説明する。

【 0 0 3 5 】

図 1 (a) 、 (b) は、本発明の第 1 の実施形態に係るチップ積層型半導体装置を示す。ここで図 1 (a) は断面図であり、図 1 (b) は平面図である。

【 0 0 3 6 】

図 1 (a) 、 (b) に示すように、本半導体装置では上面におけるチップ搭載領域の外側に電極パッド 1 0 a を有し下面にランド 1 0 b を有する方形状の基板 1 0 の上に、第 1 の接着層 1 1 を介して、バンプ 1 2 a を有する方形状の第 1 の半導体チップ 1 2 がバンプ 1 2 a を下側にして搭載されている。第 1 の半導体チップ 1 2 の上に第 2 の接着層 1 3 を介して、上面の周縁部に電極パッド 1 4 a を有する方形状の第 2 の半導体チップ 1 4 が搭載されており、第 2 の半導体チップ 1 4 の電極パッド 1 4 a と基板 1 0 の電極パッド 1 0 a とはワイヤ 1 5 により電氣的に接続されている。第 1 の半導体チップ 1 2 、第 2 の半導体チップ 1 4 及びワイヤ 1 5 はモールド樹脂 1 6 で封止されることにより、半導体装置が形成されている。

【 0 0 3 7 】

基板 1 0 は、電極パッド 1 0 a とランド 1 0 b とを電氣的に接続する導体をその内部に有するシート状の絶縁体であって、第 1 の実施形態に係る半導体装置が搭載されるマザー基板（図示せず）と、第 1 の半導体チップ 1 2 及び第 2 の半導体チップ 1 4 との電氣的接続を中継する役割を担っている。基板 1 0 の絶縁体には、アルミナ等のセラミック、エポキシ、B T レジン、ポリイミド等が使用され、内部の導体には銅やタングステン等が使用される。ランド 1 0 b は、通常格子状に配置されており、マザー基板への実装に使用される。尚、図 1 (a) においては、ランド 1 0 b を用いる L G A (Land Grid Array) タイプの半導体装置を示しているが、これはランド 1 0 b に代えて金属ボールを用いる B G A (Ball Grid Array) タイプの半導体装置であってもよい。

【 0 0 3 8 】

第 1 の接着層 1 1 は、基板 1 0 と第 1 の半導体チップ 1 2 とを強固に固定する

と共に、基板 1 0 と bumps 1 2 a との flip-chip 接続の信頼性を確保する役割を担っている。第 1 の接着層 1 1 を構成する接着剤としては、エポキシ樹脂等を主剤とする熱硬化性樹脂を主として用いることができる。また、接着剤が熱により硬化する前の状態としては液状のもの又はフィルム状のものを用いることができ、要求される特性又は工法によって選択可能である。液状の接着剤を用いる工法としては、基板 1 0 に搭載された第 1 の半導体チップ 1 2 の外側に液状の接着剤を滴下する方法が挙げられる。このようにすると、液状の接着剤は毛細管現象によって基板 1 0 と第 1 の半導体チップ 1 2 との間に充填されるので、その後、硬化炉において硬化すると、第 1 の接着層 1 1 が形成される。一方、フィルム状の接着剤を用いる工法としては、基板 1 0 にフィルム状の接着剤を仮に貼り付けておき、該接着剤の上に第 1 の半導体チップ 1 2 を熱により圧着する方法が挙げられる。第 1 の接着層 1 1 は絶縁性であるが、第 1 の接着層 1 1 の内部に導電性フィラーを分散させることにより、基板 1 0 と bumps 1 2 a とを電氣的に接続してもよい。このとき、フィルム状の接着剤での工法は上述と同じであるが、接着剤が液状の場合は上述と異なる。それは、基板 1 0 の上に液状の接着剤を塗布した後、該接着剤の上に第 1 の半導体チップ 1 2 を搭載し、その後、液状の接着剤を熱硬化するという工法である。尚、導電性フィラーの有無にかかわらず、液状の接着剤はアンダーフィルと称されることがある。

【 0 0 3 9 】

第 2 の接着層 1 3 は、第 1 の半導体チップ 1 2 と第 2 の半導体チップ 1 4 とを固定する役割を担っている。第 2 の接着層 1 3 を構成する接着剤としては、第 1 の接着層 1 1 と同様に、エポキシ樹脂等を主剤とする熱硬化性樹脂を主として用いることができる。また、接着剤が熱により硬化する前の状態としては液状のもの又はフィルム状のものを用いることができ、要求される特性又は工法によって選択可能である。図 1 に示した第 2 の接着層 1 3 はフィルム状の接着剤を用いた場合を示しており、フィルム状の接着剤を用いる代表的な工法としては、第 2 の半導体チップ 1 4 がウェーハ状態のときに第 2 の半導体チップ 1 4 の裏面に接着剤を貼り付けておき、第 2 の半導体チップ 1 4 を個片化する際に同じサイズにフィルム状の接着剤を切り出し、該接着剤を第 1 の半導体チップ 1 2 に熱により圧

着するというものである。フィルム状の接着剤を用いる他の工法としては、ロール状に巻かれたフィルム状の接着剤から適当な面積分をカッターで切断し、該接着剤を第1の半導体チップ12に熱により圧着し、その後、該接着剤の上に第2の半導体チップ14を熱により圧着する方法が挙げられる。また、液状の接着剤を用いる工法としては、常温で第1の半導体チップ12に接着剤5を滴下し、該接着剤の上に第2の半導体チップ14を搭載し、その後、硬化炉に投入して液状の接着剤を熱硬化する方法が挙げられる。

【0040】

第1の半導体チップ12及び第2の半導体チップ14としては、一般的にSiよりなるウェーハを用いるが、これに代えて、SiGe、GaAs又はGaP等の化合物半導体よりなるウェーハを用いることができる。尚、第1の半導体チップ12と第2の半導体チップ14とは同種材料でもよいし異種材料でもよい。

【0041】

バンプ12aはAg、Au、Cu又は半田等よりなり、バンプ12aの形成方法としては、印刷法、マスク蒸着法、スタッドバンプ法、めっき法又は転写法等が挙げられる。また、バンプ12aと基板10との接続方法としては、半田バンプを溶融して接続する方法、バンプ12aに導電ペーストを付加して接着する方法、第1の接着層11の硬化収縮によりバンプ12aを圧接する方法、又は超音波により接続する方法等が挙げられ、バンプ12aの材料に応じて適宜選択することができる。

【0042】

ワイヤ15は一般的にAu、又はAl等よりなり、第2の半導体チップ14の電極パッド14aと基板10の電極パッド10aとを電氣的に接続する役割を担っている。ワイヤ15を用いた接続方法としては、超音波併用熱圧着ボンディング法が主として用いられている。

【0043】

モールド樹脂16は一般的にエポキシ樹脂よりなる。硬下前のエポキシ樹脂の性状としては成形方法によって固形のもの又は液状のものを用いることができる。モールド樹脂16の工法としては、固形の樹脂を用いる場合はトランスファ法

、液状の樹脂を用いる場合はポッティング法や印刷法が挙げられる。トランスファ法では、タブレット状の樹脂をモールド金型内で一旦溶融した後、該樹脂をモールド金型内部で被封止体が保持されている空間に圧力をかけて注入し、その後硬化炉において硬化することによりモールド樹脂 1 6 が形成される。また、ポッティング法では、被封止体に樹脂を塗布し、その後硬化炉において硬化するとモールド樹脂 1 6 が形成される。また、印刷法では、スクリーンマスクを被封止体に密着させ、印刷スキージによってスクリーンマスクの開口部にモールド樹脂を転写し、スクリーンマスクを離した後、硬化炉において硬化するとモールド樹脂 1 6 が形成される。ここで、印刷法におけるプロセスの一部を真空チャンバ内で行うと、ボイド対策として有効である。尚、一般にモールド樹脂 1 6 には、6 0 重量%～8 0 重量%程度のシリカフィラーが混入されている。

【 0 0 4 4 】

図 1 に示すように、本発明の第 1 の実施形態に係るチップ積層型半導体装置では、第 1 の接着層 1 1 の周縁部が第 1 の半導体チップ 1 2 の周縁部から外側にはみ出しているが、第 2 の半導体チップ 1 4 の周縁部は、該はみ出し部 1 1 a よりも外側に突出している。すなわち、第 1 の接着層 1 1 の周縁部は第 2 の半導体チップ 1 4 の周縁部から外側に突出していない。このため、従来例のように、第 1 の接着層 1 1 のはみ出し部 1 1 a が占める面積分だけ基板 1 0 の面積を大きくしなければならないという事情がなくなるので、チップ積層型半導体装置の小型化を実現することができる。

【 0 0 4 5 】

また、第 1 の接着層 1 1 の周縁部は第 2 の半導体チップ 1 4 の周縁部から外側に突出していないので、従来例のように、第 1 の接着層 1 1 のはみ出し部 1 1 a よりも外側にワイヤ 1 5 を配置する分ワイヤ 1 5 の長さを長くしなければならないという事情がなくなる。このため、硬化前のモールド樹脂 1 6 となる樹脂をモールド金型に注入する工程において発生するワイヤースweepの影響を抑制できると共に、ワイヤ同士の短絡を防止することができるので、半導体装置の信頼性を向上させることができる。

【 0 0 4 6 】

次に、具体的な例を用いて説明する。例えば、第1の接着層11としてフィルム状の樹脂よりなる接着剤から構成されている場合、第1の接着層11のはみ出し部11aの長さとして、第1の半導体チップ11の周縁部からはみ出し部11aの周縁部までの長さは最大1mm程度である。従って、第2の半導体チップ14の周縁部が第1の半導体チップ12の周縁部よりも外側に2mm程度ずつ縦横に突出しているとすると、第1の接着層11のはみ出し部11aは第2の半導体チップ14の周縁部よりも突出することはない。

【0047】

ここで、第1の半導体チップ12と第2の半導体チップ14とについて、図1の場合とは異なり、上段と下段とを逆にして実装した場合を考える。すなわち、基板10の上に第1の接着層11を介して、第2の半導体チップ14が搭載され、且つ、第2の半導体チップ14の上に第2の接着層13を介して、第1の半導体チップ12が搭載され、且つ、ワイヤ15によって第1の半導体チップ12と基板10とが電極パッドを介して接続されている場合（図示せず）を考える。前述の通り、第2の半導体チップ14の長さが第1の半導体チップ12の長さよりも2mm程度長く、第1の接着層11のはみ出し部11aの長さが最大1mm程度であるとして考える。この場合、基板10は、はみ出し部11aの最大の長さ（1mm程度×2）に対応する分の面積だけ余分に必要となる。これに対し、図1に示した半導体装置では、前述の通り、基板10の面積を大きくする必要がない。従って、第1の半導体チップ12と第2の半導体チップ14とを上下逆にして搭載した場合に比べて、図1に示した半導体装置では、基板3を縦横2mm程度ずつ大きくする必要がなくなり、半導体装置の小型化を実現することができる。また、ワイヤ15は、第2の半導体チップ14から2mm小さい第1の半導体チップ12から第1の接着層11のはみ出し部11aよりも外側までに配置しなければならないため、図1に示したチップ積層型半導体装置の場合に比べて3mm程度ずつ長いものが必要になる。従って、第1の半導体チップ12と第2の半導体チップ14とを上下逆にして搭載した場合に比べて、図1に示した半導体装置では、ワイヤ15の長さを短くできるため、半導体装置の信頼性を向上させることができる。

【 0 0 4 8 】

前述では、図 1 (a) に示したように、第 2 の半導体チップ 1 4 の周縁部が第 1 の接着層 1 1 のはみ出し部 1 1 a の周縁部よりも外側に突出している場合について説明したが、この場合が基板 1 0 の面積を最も小さくでき、且つワイヤ 1 5 の長さを最短にできるため、実施例として最も好ましいからである。しかしながら、本実施形態ではこれに限る趣旨ではなく、例えば、第 2 の半導体チップ 1 4 の周縁部が第 1 の半導体チップ 1 2 の周縁部よりも外側に少しでも突出していれば、チップ積層型半導体装置の小型化を実現すると共に信頼性を向上させることができる。すなわち、第 1 の接着層 1 1 のはみ出し部 1 1 a の周縁部が第 2 の半導体チップ 1 4 の周縁部から外側にはみ出していれば、第 1 の接着層 1 1 のはみ出し部 1 1 a のうち第 2 の半導体チップ 1 4 の周縁部の下側に配置される部分が占める面積分だけ基板 3 の面積を小さくできるため、チップ積層型半導体装置の小型化を実現すると共に信頼性を向上させることができる。

【 0 0 4 9 】

尚、図 1 (b) に示したように、本実施形態では、第 1 の半導体チップ 1 2 及び第 2 の半導体チップ 1 4 の平面形状が共に正方形である場合について説明した。しかしながら、第 1 の半導体チップ 1 2 及び第 2 の半導体チップ 1 4 の平面形状が長方形の場合であっても、第 2 の半導体チップ 1 4 の周縁部が第 1 の半導体チップ 1 2 の周縁部よりも外側に突出していれば、第 1 の接着層 1 1 のはみ出し部 1 1 a の少なくとも一部は第 2 の半導体チップ 1 4 の下側に配置されるので、半導体装置の小型化を実現すると共に信頼性を向上させることができる。また、第 2 の半導体チップ 1 4 の周縁部の 4 辺全てが第 1 の半導体チップ 1 2 の周縁部の 4 辺全てよりも外側に突出している必要はなく、第 1 の接着層 1 1 のはみ出し部 1 1 a の周縁部が第 1 の半導体チップ 1 2 から外側に最もはみ出している部分を少しでも第 2 の半導体チップ 1 4 の下側に配置するように、第 2 の半導体チップ 1 4 の周縁部を第 1 の半導体チップ 1 2 の周縁部よりも外側に突出させれば、半導体装置の小型化を実現すると共に信頼性を向上させることができる。

【 0 0 5 0 】

(第 2 の実施形態)

以下、本発明の第 2 の実施形態に係る半導体装置について、図 2 (a)、(b)を参照しながら説明する。

【 0 0 5 1 】

図 2 は、本発明の第 2 の実施形態に係る半導体装置を説明するための図である。図 2 (a)は断面図であり、図 2 (b)は平面図である。

【 0 0 5 2 】

尚、図 2 (a)、(b)においては、第 2 の半導体チップ 1 4 の中心軸 A、第 1 の半導体チップ 1 2 の中心軸 B、基板 1 0 の中心軸 C が示されている。

【 0 0 5 3 】

図 2 (a)、(b)に示すように、本半導体装置では、上面に電極パッド 1 0 a を有し下面にランド 1 0 b を有する方形状の基板 1 0 の上に第 1 の接着層 1 1 を介して、バンプ 1 2 a を有する方形状の第 1 の半導体チップ 1 2 がバンプ 1 2 a を下側にして搭載されている。第 1 の半導体チップ 1 2 の上に第 2 の接着層 1 3 を介して、上面の周縁部に電極パッド 1 4 a を有する方形状の第 2 の半導体チップ 1 4 が搭載されており、第 2 の半導体チップ 1 4 の電極パッド 1 4 a と基板 1 0 の電極パッド 1 0 a とはワイヤ 1 5 により電氣的に接続されている。第 1 の半導体チップ 1 2、第 2 の半導体チップ 1 4 及びワイヤ 1 5 はモールド樹脂 1 6 により封止されることにより、半導体装置が形成されている。

【 0 0 5 4 】

そして、本実施形態では、図 2 (a)、(b)に示すように、第 2 の半導体チップ 1 4 の中心軸 A と基板 1 0 の中心軸 C とが同軸になるように、第 2 の半導体チップ 1 4 を第 1 の半導体チップ 1 2 の上に第 2 の接着層 1 3 を介して搭載している。また、第 1 の半導体チップ 1 2 の中心軸 B と第 2 の半導体チップ 1 4 の中心軸 A 及び基板 1 0 の中心軸 C とが同軸にならないように、第 1 の半導体チップ 1 2 を基板 1 0 の上に第 1 の接着層 1 1 を介してオフセットさせて搭載している。また、第 1 の半導体チップ 1 2 を搭載する際にオフセットした方向は、第 1 の接着層 1 1 のはみ出し部 1 1 a の縁部のうち、第 1 の半導体チップ 1 2 から最も多く外側にはみ出している縁部の方向と反対方向である。言い換えると、第 2 の半導体チップ 1 4 の中心軸 A は第 1 の半導体チップ 1 2 の中心軸 B に対して、第 1 の接

着層 1 1 のはみ出し部 1 1 a の縁部のうち第 1 の半導体チップ 1 2 から最も多く外側にはみ出している縁部の方向にオフセットしている。

【 0 0 5 5 】

これにより、第 1 の接着層 1 1 のはみ出し部 1 1 a の周縁部が第 1 の半導体チップ 1 2 から外側にはみ出しており、そのはみ出し量が第 1 の接着層 1 1 の縁部において不均等であっても、図 2 (a)、(b)に示すように、第 1 の半導体チップ 1 2 の中心軸 B を第 2 の半導体チップ 1 4 の中心軸 A 及び基板 1 0 の中心軸 C に対してオフセットさせて第 1 の半導体チップ 1 2 を搭載すれば、第 2 の半導体チップの周縁部を第 1 の接着層 1 1 の周縁部よりも外側に突出させることができる。このため、従来のように、第 1 の接着層 1 1 におけるはみ出し部 1 1 a が占める面積分だけ基板 1 0 の面積が大きくなければならないという事情がなくなるので、チップ積層型半導体装置の小型化を実現することができる。また、従来例のように、第 1 の接着層 1 1 におけるはみ出し部 1 1 a よりも外側にワイヤ 1 5 を配置する分ワイヤ 1 5 の長さを長くしなければならないという事情がなくなる。このため、モールド樹脂 1 6 をモールド金型に注入する工程において発生するワイヤスweepの影響を抑制できると共に、ワイヤ同士の短絡を防止することができるので、半導体装置の信頼性を向上させることができる。尚、第 1 の半導体チップ 1 2 と基板 1 0 との間に介在する第 1 の接着層 1 1 の第 1 の半導体チップ 1 2 から外側にはみ出す量が、第 1 の半導体チップ 1 2 の縁部の 4 辺ごとに不均等になる理由については後述する。

【 0 0 5 6 】

次に、上記のように、第 2 の半導体チップ 1 4 の中心軸 A と基板 1 0 の中心軸 C とを同軸にすることによって得られる利点について説明する。

【 0 0 5 7 】

1 つ目の利点は、チップ積層型半導体装置において、モールド樹脂 1 6 の内部で最大の構造物である第 2 の半導体チップ 1 4 の中心軸 A を基板 1 0 の中心軸 C に合わせることによって、半導体装置内部の応力バランスをその中心軸 A 及び C に対して対称に近づけることができる点である。これにより、例えば、リフロー実装時などにおいて、半導体装置内部の応力の分布が不均等である場合に発生す

る応力集中を減らし、半導体装置の品質の劣化を防止することができる。

【 0 0 5 8 】

2つ目の利点は、第2の半導体チップ14の縁部の各4辺において、ワイヤ15の長さ及びそのループ形状を均等に近づけることができる点である。これにより、各ワイヤ15の長さが均等ではない場合に比べて、ワイヤーボンディング工程における作業の安定性が増加し、歩留りの向上及びその工程時間の短縮を図ることができる。尚、上記2つ目の利点に関して言えば、ワイヤ15の長さが均等になるように基板10での配線パターンを設計することによって、中心軸A及びCを合わせることなく上記と同様の効果を得ることができる。

【 0 0 5 9 】

なお、以上では中心軸A及びCを同軸にする場合について説明したが、ほぼ一致するように中心軸A及びCを位置づけても同様の効果が得られることはいうまでもない。

【 0 0 6 0 】

また、第1の半導体チップ12の中心軸B及び基板10の中心軸Cを同軸にし、第2の半導体チップ14の中心軸Aを第1の半導体チップ12の中心軸B及び基板10の中心軸Cからオフセットさせて第2の半導体チップ14を配置したり、またこれらの中心軸A及びB及びCが全て同軸にならないようにオフセットさせて基板10の上に第1の半導体チップ12及び第2の半導体チップ14を配置してもよい。すなわち、このいずれの場合であっても、第2の半導体チップ14の周縁部のうち第1の半導体チップ12の周縁部よりも突出している部分があれば、その突出している部分の下側にある第1の接着層11のはみ出し部11aの面積分だけ、半導体装置の小型化を実現することができる。また、これらの場合、第2の半導体チップ14の中心軸A及び第1の半導体チップ12の中心軸Bを基板10の中心軸に対してオフセットさせる方向及び量については、第1の半導体チップ12、第2の半導体チップ14、基板10、及び第1の接着層11のはみ出し部11aの形状や面積、更にワイヤ15の長さ等を検討することによって、半導体装置を最も小型化できるような最適な設計を行えばよい。

【 0 0 6 1 】

(第 3 の実施形態)

以下、本発明の第 3 の実施形態に係る半導体装置の製造方法について、図 3 (a)～(e)を参照しながら説明する。

【 0 0 6 2 】

図 3 (a)～(e)は、本発明の第 3 の実施形態に係る半導体装置の製造方法を工程順に示す断面図である。

【 0 0 6 3 】

図 3 (a)は第 1 の工程を示す図である。フリップチップボンディング工程と呼ばれる本工程においては、電極パッド（図示せず）を有する基板 1 0 の上に第 1 の半導体チップ 1 2 を配置する。ここでは、第 1 の半導体チップ 1 2 に設けられたバンプ 1 2 a が基板 1 0 の電極パッド（図示せず）に接続するように位置を決定し、第 1 の半導体チップ 1 2 をバンプ 1 2 a が下側になるように搭載する。また、バンプ 1 2 a に導電ペーストを付与することによって基板 1 0 の電極パッドに接続してもよい。更に、第 2 の実施形態で説明したように、第 1 の半導体チップ 1 2 の中心軸 B を、接着剤を注入する側と反対方向に基板 1 0 の中心軸 C からオフセットさせて、第 1 の半導体チップ 1 2 を基板 1 0 の上に搭載しておくことによって、接着剤を注入する際に形成される接着剤を溜める部分（以下、溜まり部という）のスペースを大きくとることができる。

【 0 0 6 4 】

次に、図 3 (b)は第 2 の工程を示す図である。アンダーフィル工程と呼ばれる本工程においては、基板 1 0 と第 1 の半導体チップ 1 2 との間に接着剤を注入することにより、接着剤よりなり且つ周縁部が第 1 の半導体チップ 1 2 から外側にはみ出している第 1 の接着層 1 1 を形成する。すなわち、第 1 の半導体チップ 1 2 と基板 1 0 との間に液状の接着剤を注入する場合、第 1 の半導体チップ 1 2 の外縁にノズル 1 7 を位置させて接着剤を吐出させる。また、必要に応じてノズル 1 7 を接着剤を注入する辺に沿って往復運動させながら接着剤を吐出し、注入に必要な分量の接着剤の溜まり部を形成する。接着剤は接着剤自体が有する表面張力によって溜まり部から第 1 の半導体チップ 1 2 と基板 1 0 との間に充填される。接着剤の充填が完了すると、注入された接着剤を硬化することにより第 1 の接

着層 1 1 が形成される。

【0 0 6 5】

ここで、第 1 の接着層 1 1 のはみ出し部 1 1 a について具体的に説明する。第 1 の半導体チップ 1 2 の縁部の 1 辺から接着剤を注入する場合を例に考えると、その 1 辺の周辺に溜まり部が形成されるため、その部分に形成されるはみ出し部 1 1 a のはみ出し長さ及び高さは、他の 3 辺からの接着剤のはみ出し長さ及び高さに比べて、はみ出し長さは長くなり、はみ出し高さは高くなる。一方、他の 3 辺においては自然にフィレットが形成されるが、溜まり部が形成された 1 辺からはみ出し部 1 1 a のはみ出し長さ及びはみ出し高さ程大きくなり、具体的に言うと、溜まり部が形成された 1 辺からはみ出し部 1 1 a のはみ出し長さは最大 2 mm 程度であり、他の 3 辺からはみ出し部 1 1 a のはみ出し長さは 0.5 mm 程度である。このように、第 1 の接着層 1 1 のはみ出し部 1 1 a の周縁部のうちの 1 辺は、他の 3 辺に比べて、第 1 の半導体チップ 1 2 から外側にはみ出す接着剤のはみ出し長さが長くなり、はみ出し高さが高くなるのである。

【0 0 6 6】

また、第 1 の接着層 1 1 のはみ出し部 1 1 a の形状は、使用する接着剤の材質、注入量、注入時間、又は硬化温度等の条件を最適化することにより制御することが可能である。この場合、後述する工程で搭載する第 2 の半導体チップ 1 4 の周縁部よりも突出しないように、はみ出し部 1 1 a の形状を制御することによって、半導体装置の小型化を実現することができる。

【0 0 6 7】

次に、図 3 (c) は第 3 の工程を示す図である。スタックダイボンディング工程と呼ばれる本工程においては、第 1 の半導体チップ 1 2 の上に第 2 の接着層 1 3 を介して、上面の周縁部に電極パッドを有する第 2 の半導体チップ 1 4 を搭載する。このとき、接着剤のはみ出し部 1 1 a の周縁部が第 1 の半導体チップ 1 2 から外側にはみ出す量が最も大きい部分が第 2 の半導体チップ 1 4 の周縁部よりも突出しないように、第 2 の半導体チップ 1 4 を第 1 の半導体チップ 1 2 に第 2 の接着層 1 3 を介して搭載する。これにより、半導体装置の小型化を実現することができる。ここで、溜まり部が形成される部分についての第 1 の半導体チップ

1 2 からはみ出し長さが最大 2 mm 程度である点を考慮すると、第 2 の半導体チップ 1 4 が第 1 の半導体チップ 1 2 よりも縦横で 1 mm ずつ大きい形状である場合は、第 1 の半導体チップ 1 2 に対して第 2 の半導体チップ 1 4 を搭載する位置を第 1 の半導体チップ 1 2 の中心軸 B から溜まり部が形成される方向へ 1 mm ずらす。こうすると、第 2 の半導体チップ 1 4 の周縁部が第 1 の半導体チップ 1 2 の周縁部よりも 2 mm 分突出するため、はみ出し部 1 1 a のうちはみ出し量の最も大きい部分が第 2 の半導体チップ 1 4 の周縁部よりも突出しない。

【 0 0 6 8 】

従って、従来例における第 1 の接着層 1 1 のはみ出し部 1 1 a が占める面積分だけ基板 1 0 の面積を大きくしなければならないという事情がなくなるので、半導体装置の小型化を実現することができる。また、第 1 の接着層 1 1 の周縁部は第 2 の半導体チップ 1 4 の周縁部から外側に突出していないので、従来例におけるワイヤ 1 5 の長さを長くしなければならないという事情がなくなる。このため、後述するモールド樹脂 1 6 をモールド金型に注入する工程において発生するワイヤスEEPの影響を抑制できると共に、ワイヤ同士の短絡を防止することができるので、半導体装置の信頼性を向上させることができる。

【 0 0 6 9 】

尚、図 3 (c) では、第 1 の半導体チップ 1 2 と第 2 の半導体チップ 1 4 との間の第 2 の接着層 1 3 を構成する接着剤は、あらかじめ第 2 の半導体チップ 1 4 の背面に貼り付けられた場合の状態が示されているが、その接着剤の種類、接着剤を用いた工法などは、上記第 1 の実施形態で説明したものをを用いてもよい。

【 0 0 7 0 】

次に、図 3 (d) は第 4 の工程を示す図である。ワイヤーボンディング工程と呼ばれる本工程において、基板 1 0 の電極パッドと第 2 の半導体チップ 1 4 の電極パッドとをワイヤ 1 5 により接続する。ここで、第 1 の実施形態及び第 2 の実施形態でも述べたように、第 2 の半導体チップ 1 4 の全周に渡ってワイヤ 1 5 の長さを均等にできるような構造設計を行えば、ワイヤリングの設備条件を全て同一にできるためワイヤリング作業を安定にでき、歩留りの向上及び工程時間の短縮を実現することができる。

【 0 0 7 1 】

最後に、図 3 (e) は第 5 の工程を示す図である。封止工程と呼ばれる本工程において、第 1 の半導体チップ 1 2、第 2 の半導体チップ 1 4 及びワイヤ 1 5 を封止するモールド樹脂 1 6 を形成する。そして、モールド樹脂 1 6 を完全に硬化させることによって、半導体装置が完成する。

【 0 0 7 2 】

上記では、第 1 の接着層 1 1 を構成する接着剤として液状の樹脂を使用した場合について説明した。これは、液状の接着剤を使用した場合に、第 1 の半導体チップ 1 2 の縁部のある特定の辺において、接着剤のはみ出し量が大きくなることが顕著に現れるからである。しかしながら、第 1 の接着層 1 1 がフィルム状の接着剤の場合であっても特定の辺においてはみ出し量が大きくなる場合がある。それは、主として第 1 の半導体チップ 1 2 のバンプ 1 2 a の位置と数とが第 1 の半導体チップ 1 2 の 4 辺において不均等になる場合である。このような場合であっても、上記の通り、第 1 の半導体チップ 1 2 に搭載する第 2 の半導体チップ 1 4 の中心軸 A を第 1 の半導体チップ 1 2 の中心軸 B から適当な位置にずらすことによって、半導体装置の小型化を実現すると共に信頼性を向上させることができる。

【 0 0 7 3 】

また、図 3 では、第 1 の接着層 1 1 を構成する接着剤の注入口となる第 1 の半導体チップ 1 2 の縁部の 1 辺において第 1 の接着層 1 1 のはみ出し量が最も多い場合について説明したが、これが例えばその縁部の 2 辺においてはみ出し量が多くなる場合であってもよい。なぜならこの場合、その 2 辺の両方において同じはみ出し量になる場合はいずれか 1 辺からの第 1 の接着層 1 1 のはみ出し部 1 1 a、はみ出し量がいずれか一方の辺において大きくなる場合はその大きくなる方の辺からの第 1 の接着層 1 1 のはみ出し部 1 1 a が、第 2 の半導体チップ 1 4 の周縁部よりも突出しないように第 2 の半導体チップ 1 4 を第 1 の半導体チップ 1 2 の上に搭載することによって、半導体装置の小型化を実現すると共に信頼性を向上させることができるからである。

【 0 0 7 4 】

また、図 3 では、第 1 の半導体チップ 1 2 及び第 2 の半導体チップ 1 4 の平面形状が正方形である場合について説明したが、平面形状が長方形であっても、第 2 の半導体チップ 1 4 の周縁部が第 1 の半導体チップ 1 2 の周縁部よりも突出するように、第 2 の半導体チップ 1 4 を第 1 の半導体チップ 1 2 の上に搭載することによって、半導体装置の小型化を実現すると共に信頼性を向上させることができる。また、第 2 の半導体チップ 1 4 の周縁部の 4 辺全てが第 1 の半導体チップ 1 2 の周縁部よりも突出している必要はない。つまり、第 1 の半導体チップ 1 2 の周縁部の 4 辺のうち第 1 の接着層 1 1 のはみ出し部 1 1 a の周縁部が、最もはみ出している辺に対応する第 2 の半導体チップ 1 4 の縁部の 1 辺よりも突出しないように、第 2 の半導体チップ 1 4 を第 1 の半導体チップ 1 2 の上に搭載することによって、半導体装置の小型化を実現すると共に信頼性を向上させることができる。

【 0 0 7 5 】

(第 4 の実施形態)

以下、本発明の第 4 の実施形態について図 4 を参照しながら説明する。

【 0 0 7 6 】

図 4 は、本発明の第 4 の実施形態に係るチップ積層型半導体装置を示す図である。

【 0 0 7 7 】

図 4 に示すように、本半導体装置では上面に電極パッドし下面にランド 1 0 b を有する方形状の基板 1 0 の上に、第 1 の接着層 1 1 を介して bumps 1 2 a を有する方形状の第 1 の半導体チップ 1 2 が bumps 1 2 a を下側にして搭載されている。第 1 の半導体チップ 1 2 の上に第 2 の接着層 1 3 を介して、上面の周縁部に電極パッド 1 4 a を有する方形状の第 2 の半導体チップ 1 4 が搭載されており、第 2 の半導体チップ 1 4 の電極パッド 1 4 a と基板 1 0 の電極パッドとはワイヤ 1 5 により電氣的に接続されている。第 2 の半導体チップ 1 4 に第 3 の接着層 1 8 を介して、上面の周縁部に電極パッドを有する方形状の第 3 の半導体チップ 1 9 が搭載されており、第 3 の半導体チップ 1 9 の電極パッドと基板 1 0 の電極パッドとはワイヤ 2 0 により電氣的に接続されている。第 1 の半導体チップ 1 2、

第2の半導体チップ14、第3の半導体チップ19、ワイヤ15、及びワイヤ20はモールド樹脂16により封止されることにより、半導体チップが3段に積層された半導体装置が形成されている。

【0078】

このように、3段に積層した半導体装置であっても、第1の接着層11のはみ出し部11aのはみ出し長さ及び高さを考慮して、第2の半導体チップ14の周縁部が第1の半導体チップ12の周縁部よりも少なくとも突出するように、第2の半導体チップ14を第1の半導体チップ12の上に配置することによって、上記第1～第3の実施形態と同様に、チップ積層型半導体装置の小型化を実現できると共に信頼性を向上させることができる。

【0079】

尚、第3の半導体チップ19と第2の半導体チップ14とをワイヤを用いて接続した場合であっても、また第3の半導体チップ19の回路形成面を第2の半導体チップ14の回路形成面に対向させて搭載し、それらを bumps によってフリップチップ接続を行った場合であっても、同様にチップ積層型半導体装置の小型化を実現できると共に信頼性を向上させることができる。

【0080】

また、図4に示した3段に積層された半導体装置の場合であっても、第2の半導体チップ14及び第3の半導体チップ19の中心軸が基板10の中心軸と重なるように、第2の半導体チップ14及び第3の半導体チップ19をそれぞれ第1の半導体チップ12及び第3の半導体チップ14の上に配置することが好ましいことは、上記第1及び第2の実施形態と同様である。

【0081】

【発明の効果】

以上のように、本発明に係る半導体装置によると、従来の半導体装置における第2の半導体チップの周縁部が第1の半導体チップの周縁部よりも外側に突出しているため、第1の接着層における第1の半導体チップから外側にはみ出している部分が占める面積分だけ基板の面積を大きくしなければならないという事情がなくなるので、半導体装置の小型化を実現することができる。また、同様に第1

の接着層におけるはみ出し部分よりも外側にワイヤを配置する分だけワイヤを長くしなければならないという事情がなくなるため、モールド樹脂をモールド金型に注入する工程において発生するワイヤスweepの影響を抑制できると共に、ワイヤ同士の短絡を防止することができるので、半導体装置の信頼性を向上することができる。

【図面の簡単な説明】

【図 1】

(a)は本発明の第 1 の実施形態に係るチップ積層型半導体装置の断面図であり、(b)は本発明の第 1 の実施形態に係るチップ積層型半導体装置の平面図である。

【図 2】

(a)は本発明の第 2 の実施形態に係るチップ積層型半導体装置の断面図であり、(b)は本発明の第 2 の実施の形態に係るチップ積層型半導体装置の平面図である。

【図 3】

(a)～(e)は本発明の第 3 の実施形態に係るチップ積層型半導体装置の製造方法を工程順に示した断面図である。

【図 4】

本発明の第 3 の実施形態に係るチップ積層型半導体装置の断面図である。

【図 5】

(a)は従来のチップ積層型半導体装置の断面図であり、(b)は従来のチップ積層型半導体装置の平面図である。

【符号の説明】

- 1 0 基板
- 1 0 a 電極パッド
- 1 0 b ランド
- 1 1 第 1 の接着層
- 1 1 a はみ出し部
- 1 2 第 1 の半導体チップ

1 2 a バンプ

1 3 第 2 の接着層

1 4 第 2 の半導体チップ

1 4 a 電極パッド

1 5 ワイヤ

1 6 モールド樹脂

1 7 ノズル

1 8 第 3 の接着層

1 9 第 3 の半導体チップ

2 0 ワイヤ

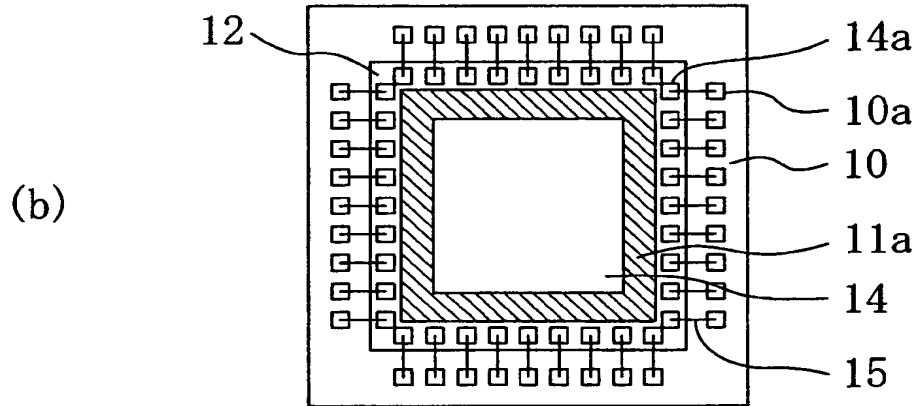
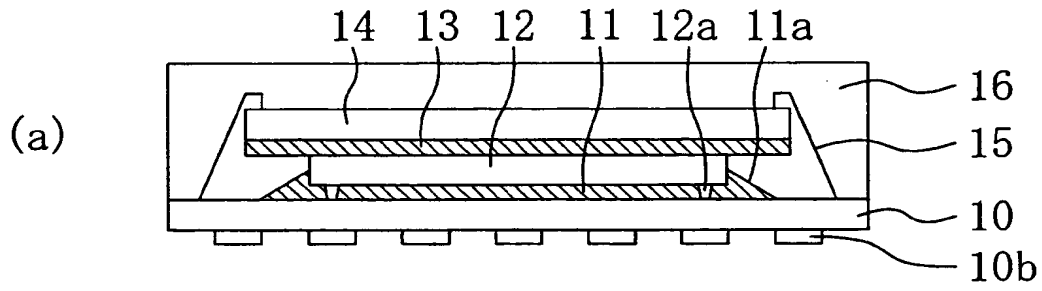
A 第 1 の半導体チップの中心軸

B 第 2 の半導体チップの中心軸

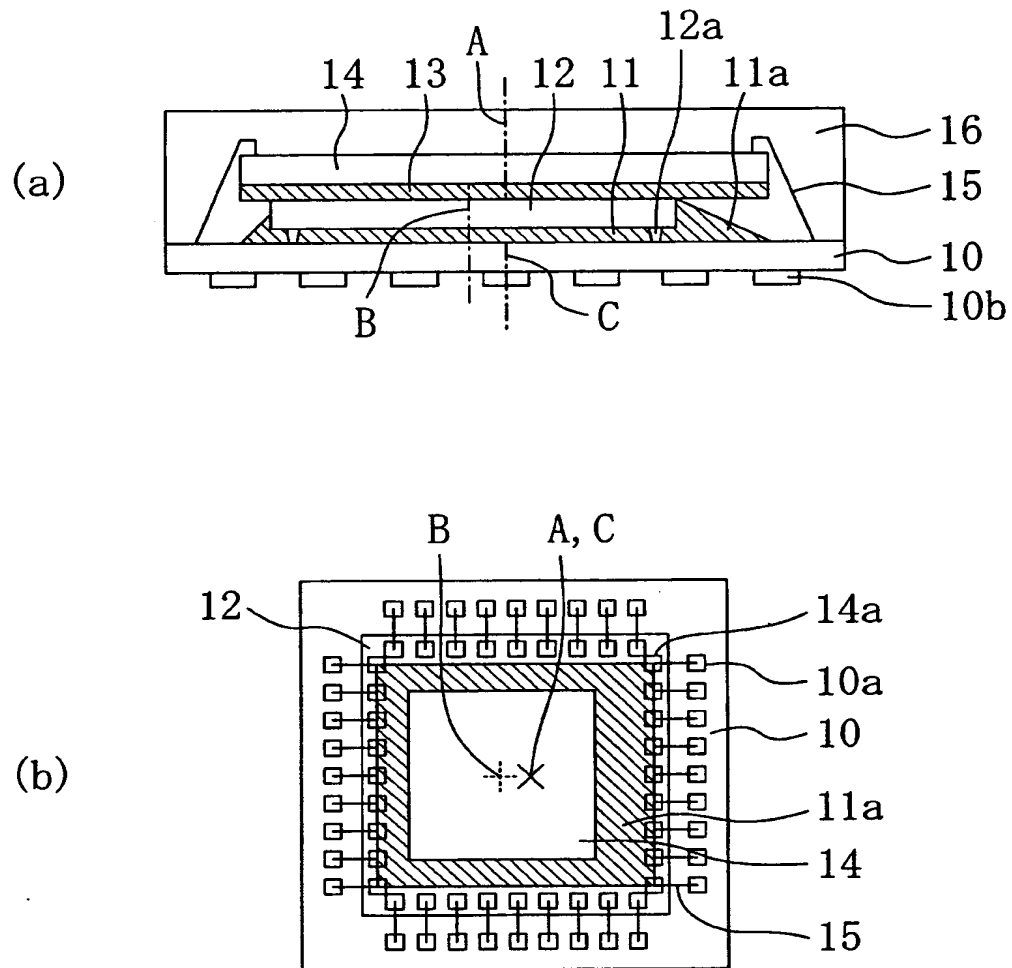
C 基板の中心軸

【書類名】 図面

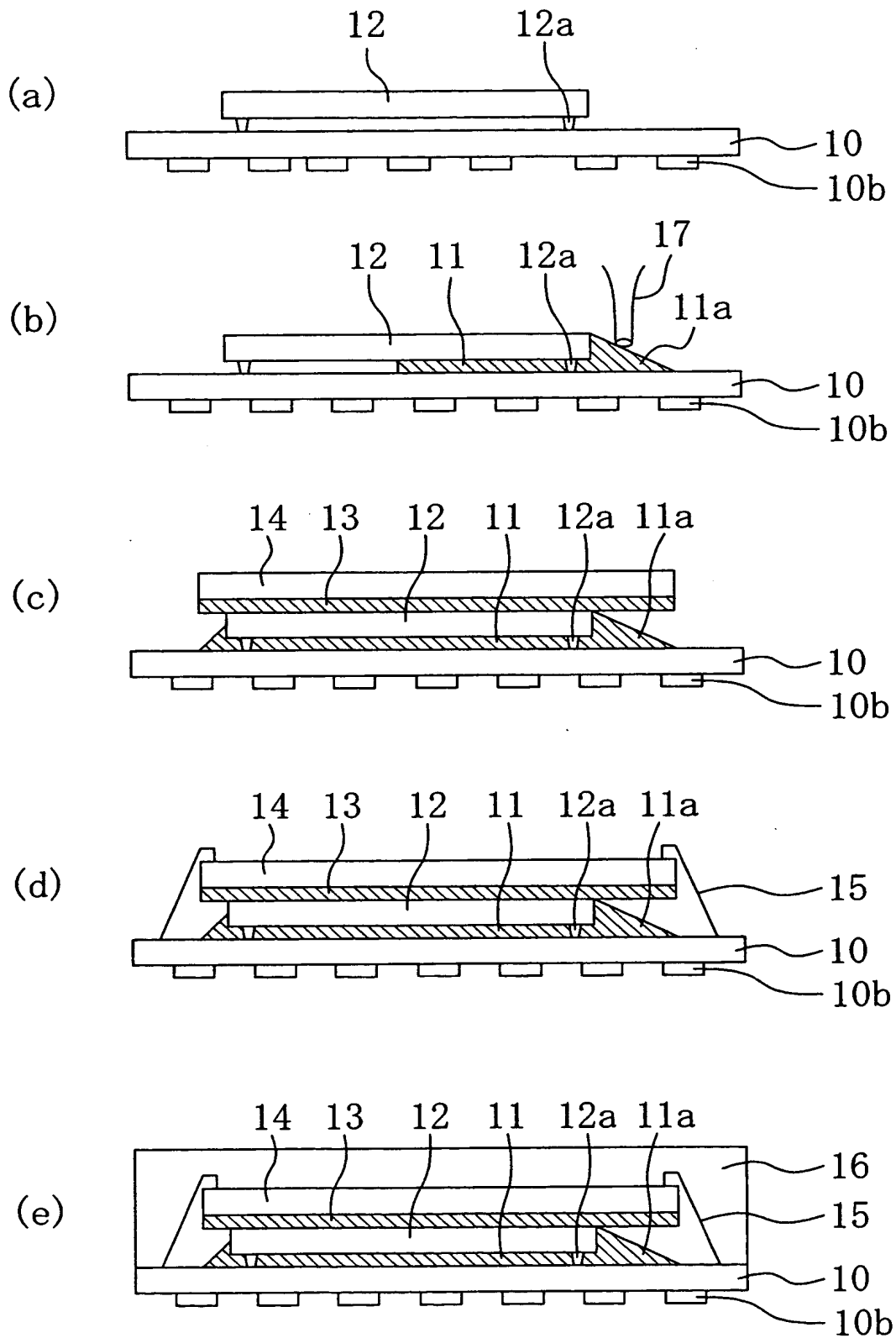
【図 1】



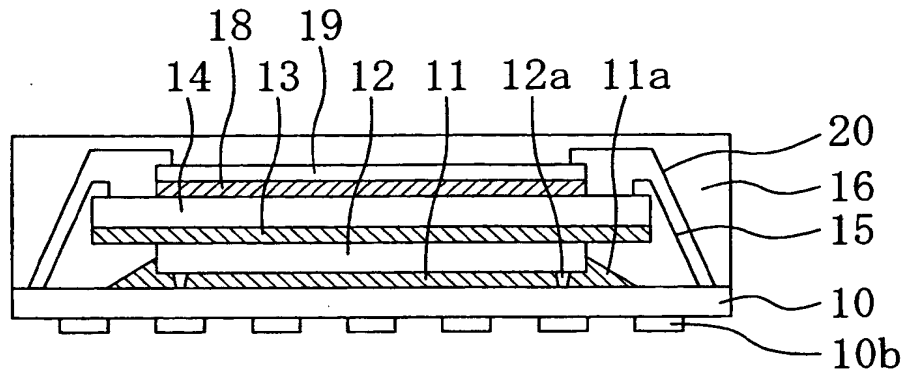
【図 2】



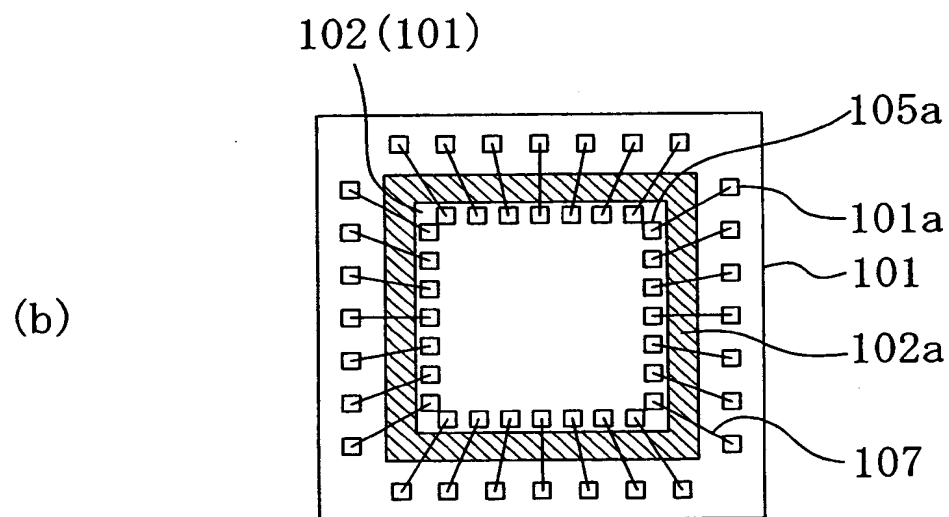
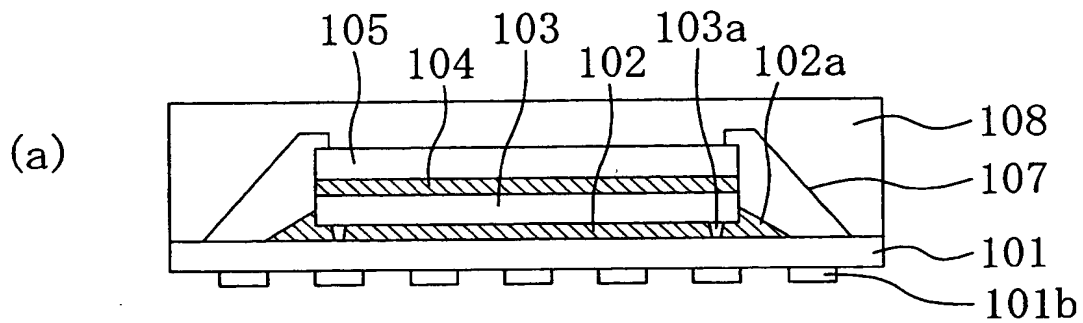
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 半導体装置の小型化及び信頼性の向上を実現する。

【解決手段】 本発明の半導体装置は、電極パッド 1 0 a を有する基板 1 0 と、基板 1 0 の上に第 1 の接着層 1 1 を介して搭載された第 1 の半導体チップ 1 2 と、第 1 の半導体チップ 1 2 の上に第 2 の接着層 1 3 を介して搭載されており、上面に電極パッド 1 4 a を有する第 2 の半導体チップ 1 4 と、基板 1 0 の電極パッド 1 0 a と第 2 の半導体チップ 1 4 の電極パッド 1 4 a とを接続するワイヤ 1 5 と、第 1 の半導体チップ 1 2、第 2 の半導体チップ 1 4 及びワイヤ 1 5 を封止しているモールド樹脂 1 6 とを備える。そして、第 1 の接着層 1 1 の周縁部は第 1 の半導体チップ 1 2 から外側にはみ出しており、第 2 の半導体チップ 1 4 の周縁部は第 1 の半導体チップ 1 2 の周縁部よりも外側に突出している。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地

氏 名 松下電器産業株式会社